

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-273560

(43)Date of publication of application : 18.10.1996

(51)Int.Cl.

H01J 31/12
G09G 3/20

(21)Application number : 07-073699

(71)Applicant : SONY CORP

(22)Date of filing : 30.03.1995

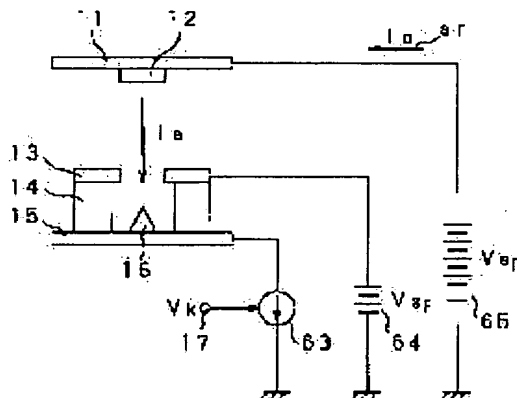
(72)Inventor : ANDO TETSUO
AKIMOTO OSAMU

(54) DISPLAY DEVICE AND METHOD FOR DRIVING SAME

(57)Abstract:

PURPOSE: To eliminate the need for a correction circuit, reduce the response speed of an element, and prevent the number of processes for manufacturing the element from increasing by controlling in proportion to a signal to be displayed a current flowing through a cathode, when a field emission current between anode and cathode is proportional to luminance.

CONSTITUTION: A voltage V_{aF} from a constant-voltage power supply 65 and a voltage V_{gF} from a constant voltage source 64 are applied respectively to the anode 11 and the gate electrode 13 of a display device. A relation of $V_{aF} > V_{gF}$ is satisfied. Also, a current source 63 can be voltage-controlled, so that a current value I_a is controlled in proportion to a voltage V_K applied via a terminal 17. Even if the characteristic of an element (cold cathode) 16 is varied or if the characteristic of the element 16 is varied due to changes with time, etc., the voltage V_K applied to the current source 63 is set so that a current value at which the required luminance L is obtainable is set, and thus the luminance does not vary.



LEGAL STATUS

[Date of request for examination] 22.02.2001

[Date of sending the examiner's decision of rejection] 25.06.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-273560

(43) 公開日 平成8年(1996)10月18日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 J 31/12			H 0 1 J 31/12	B
G 0 9 G 3/20		4237-5H	G 0 9 G 3/20	K

審査請求 未請求 請求項の数 3 O L (全 7 頁)

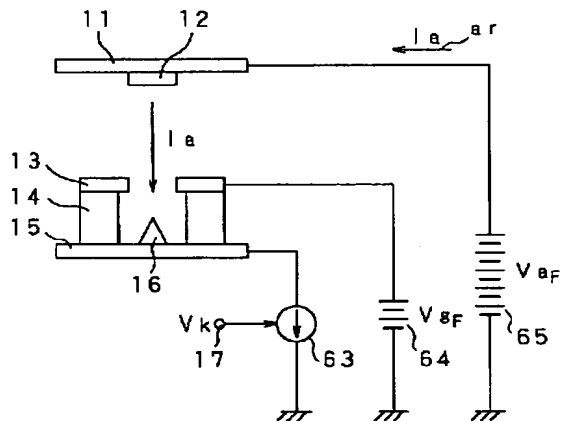
(21) 出願番号	特願平7-73699	(71) 出願人	000002185 ソニー株式会社 東京都品川区北品川6丁目7番35号
(22) 出願日	平成7年(1995)3月30日	(72) 発明者	安藤 哲雄 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(72) 発明者	秋元 修 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(74) 代理人	弁理士 小池 晃 (外2名)

(54) 【発明の名称】 ディスプレイ装置及びディスプレイ装置の駆動方法

(57) 【要約】

【構成】 透明アノード電極11と、透明アノード電極11に電圧 V_{aF} を印加する定電圧源5と、透明アノード電極11上に塗布された蛍光体12と、ベース電極13と、ゲート電極13に電圧 V_{aF} より低い電圧 V_{gF} を印加する定電圧源64と、カソード電極15と、ゲート電極13とカソード電極15との間に配される絶縁物14と、カソード電極15に電気的に接続されて、印加される電圧 V_k に応じて電流値が制御される電流源63と、カソード電極15に電気的に接続されて透明アノード電極11とカソード電極15との間の電界を強くするための素子16とを有してなり、表示すべき信号に応じて電圧 V_k を変調することで、蛍光体12の発光輝度を変化させるものである。

【効果】 補正回路が不要で、素子の応答速度が遅くなったり、素子作製の工程が増えたりすることがない。



電流制御型駆動法の構成例

【特許請求の範囲】

【請求項 1】 透明体からなるアノード電極と、

上記アノード電極に第 1 の電圧を印加する第 1 の定電圧源と、

上記アノード電極上に塗布された蛍光体と、

ゲート電極と、

上記ゲート電極に上記第 1 の電圧より低い第 2 の電圧を印加する第 2 の定電圧源と、

カソード電極と、

上記ゲート電極と上記カソード電極との間に配される絶縁体と、

上記カソード電極に電氣的に接続され、印加される第 3 の電圧に応じて電流値が制御される電流源と、

上記カソード電極に電氣的に接続され、上記アノード電極とカソード電極との間の電界を強くするための素子とを有してなり、表示すべき信号に応じて上記第 3 の電圧を変調することを特徴とするディスプレイ装置。

【請求項 2】 上記電流源は、ベース端子に上記表示すべき信号に応じた上記第 3 の電圧が印加され、コレクタ端子と上記カソード電極とが接続し、エミッタ端子が抵抗を介して接地した NPN 型のトランジスタからなることを特徴とする請求項 2 記載のディスプレイ装置。

【請求項 3】 カソード電極上に配された電界を強くするための素子から電子を放出し、蛍光体が塗布された透明アノード電極に上記放出した電子を吸引し、上記蛍光体に対して上記吸引した電子を衝突させることにより発光すると共に、上記カソード電極及び透明アノード電極間の電界放出電流と上記蛍光体の発光輝度とが比例関係にあるディスプレイ装置の駆動方法において、表示すべき信号によって変調した電圧に応じて上記カソード電極を流れる電流を制御することにより、上記電界放出電流を制御することを特徴とするディスプレイ装置の駆動方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はいわゆる電界放出型カソードを用いたディスプレイ装置とその駆動方法に関する。

【0002】

【従来の技術】 近年、表示装置に使用される平面パネル状のディスプレイ部（フラットパネルディスプレイ、以下単にディスプレイと呼ぶ）の一つとして、例えば電界放出型カソードを用いたディスプレイが開発されている。この電界放出型カソードを用いたディスプレイとして、いわゆるフィールド・エミッション・ディスプレイ（以下 FED と呼ぶ）が存在する。この FED においては、視野角を確保したまま諧調を高くすることができ、画質、生産効率が高く、応答速度も速く、非常に低温の環境でも動作し、輝度が高く、電力効率も高い等の多くの特徴を持っている。また、FED の製造工程は、いわ

ゆるアクティブ・マトリクス方式の液晶ディスプレイの製造工程と比較して簡単であり、製造コストは少なくとも上記アクティブ・マトリクス方式の液晶ディスプレイの 40%~60% も低くなると期待されている。

【0003】 ここで、図 4 及び図 5 を用いて上述した FED の基本構成及び動作原理について説明する。

【0004】 図 4 には FED の基本構成を示す。この図 4 において、電子放出部 50 は、ガラス基板 10 とカソード電極 5 と絶縁物 4 とゲート電極 3 と素子（冷陰極）6 とからなる。当該電子放出部 50 のガラス基板 10 上にはカソード電極 5 と絶縁物 4 とゲート電極 3 とが積層して形成され、ガラス基板 10 の上にはカソード電極 5 が配され、当該カソード電極 5 とゲート電極 3 の間が絶縁物 4 で絶縁されている。上記絶縁物 4 とゲート電極 3 には、複数の穴が設けられており、これら穴部に対応する上記カソード電極 5 の上には電界を強くするための素子（冷陰極）6 が形成され、この素子 6 とカソード電極 5 とが電氣的に接続されている。すなわち、当該カソード電極 5 と素子 6 とで電界放出型カソードが構成されている。このような電子放出部 50 のゲート電極 3 の表面側と対向する位置（すなわち後述するように素子 6 から電子 7 が放出される方向）には、発光部 51 が配されている。この発光部 51 は、ガラス基板 9 上に透明体からなるアノード電極 1 が層状に形成され、さらにアノード電極 1 の上記ガラス基板 9 と対向する面側には蛍光体 2 が塗布されてなるものであり、上記蛍光体 2 の表面側が上記電子放出部 50 のゲート電極 3 の表面側と対向している。これら電子放出部 50 と発光部 51 との間は真空状態となされ、また、上記電子放出部 50 の複数の素子 6 が 1 画素（蛍光体）に対応しており、各素子 6 の焦点はそれぞれ対応する蛍光体 2 に合わせられている。したがって、後述するように、上記電子放出部 50 のゲート電極 3 と上記カソード電極 5 との間に電圧を印加することで上記電子放出部 50 の素子 6 から電子 7 が放出されると共に、上記発光部 51 のアノード電極 1 と電子放出部 50 のカソード電極 5 との間に電圧を印加することで上記放出された電子 7 がアノード電極 1 側に吸引され、この電子 7 が上記発光部 51 の蛍光体 2 に衝突することにより、当該蛍光体 2 から光が発生するようになる。なお、この図 4 には、発光部 51 が R（赤）、G（緑）、B（青）の光 3 原色に対応する 3 つの部分で構成されている例を示しており、上記蛍光体 2 がこれら、R、G、B の各色に発光することでカラー表示が可能となっている。

【0005】 次に、上記図 4 の一部を抜き出して示す図 5 を用いて、上述したような FED に用いられる電界放出型カソードの駆動原理について説明する。

【0006】 この図 5 において、カソード電極 5 に対して可変電圧源 53 による電圧 V_k を、また、ゲート電極 3 に対して可変電圧源 54 による電圧 V_g を印加するこ

とで、ゲート電極3とカソード電極5との間に電圧 V_{gk} で表される電圧差を印加すると、当該電圧印加により発生する電界によって、上記素子6からは電子7が放出される。このとき、上記アノード電極1に対して可変電圧源55によって電圧 V_a を印加しておく、

$$V_a > V_g \quad (1)$$

の条件で電子7はアノード電極1に引きつけられ、これによりアノード電流 I_a が図5の図中矢印 a_r で示す方向に流れる。この時、アノード電極1の上に蛍光体2を塗布しておく、上記電子7のエネルギーにより当該蛍光体2が発光することになる。なお、電子7は上記電圧 V_{gk} により、その量が増減し、したがって上記アノード電流 I_a も変化する。また、上記蛍光体2の発光量すなわち発光輝度 L は、

$$L \propto I_a \quad (2)$$

の関係がある。したがって、上記電圧 V_{gk} を変化させるようにすれば、発光輝度 L を変化させることができることになる。このため、従来は当該電圧 V_{gk} を表示すべき信号に応じて変調することで輝度変調を行うようにしていた。すなわち、上述したような電界放出型カソードの従来の駆動方法では、可変電圧源54の電圧 V_g を表示すべき信号に応じて可変して上記電圧（すなわち駆動電圧） V_{gk} を変化させることで、上記輝度変調を実現している。

【0007】

【発明が解決しようとする課題】ところで、上記電界放出型カソードの特性は図6に示すようになっており、この図6から電圧（駆動電圧） V_{gk} とアノード電流（すなわち電界放出電流） I_a との関係は直線ではなく、指数関数状になっていることがわかる。すなわち、ゲート電極とカソード電極との間の差の電圧（駆動電圧） V_{gk} とアノード電流（電界放出電流） I_a が比例関係に無い。

【0008】しかし、発光輝度 L とアノード電流 I_a との関係は前記式（2）によって得られるものなので、当該電界放出型カソードを使用する従来のディスプレイを駆動するためには、例えば陰極線管（CRT）でのガンマ補正の様に、上記電圧 V_{gk} と発光輝度 L との関係を比例関係にするための補正回路が必要となっている。

【0009】また、前述したFEDは、例えば図7のAに示すように、複数ライン分のゲート電極8（前記ゲート電極3に対応する）とカソード電極9（前記カソード電極5に対応する）とがマトリクス状に配置され、このゲート電極8とカソード電極9との交差する部分（すなわち画素）に、図7のAの一部を拡大して示す図7のBのように複数の電界放出型カソード10がアレー状に配置されるものであるが、ここで、上記複数の電界放出型カソード10のそれぞれの特性に例えば図8で示すようなバラツキがあるような場合には、これら各電界放出型カソード10の特性のバラツキに起因する輝度ムラが生

ずるようになる。したがって、このような電界放出型カソード10のバラツキを補正するためにも、補正回路が必要になっている。

【0010】さらに、上記電界放出型カソードを用いたディスプレイでは、電界放出電流（アノード電流 I_a ）を駆動電圧（電圧 V_{gk} ）にフィードバックできず、また、素子の不安定性を吸収できないことも問題となる。上記電界放出電流を駆動電圧にフィードバックできないことと、素子の不安定性を吸収できないことに関して、例えば、カソード電極に高抵抗を直列に挿入接続することで逃れる方法が報告されているが、この場合、素子の応答速度が遅くなること、素子の製作の行程が増えることなどの問題が生ずる。

【0011】そこで、本発明はこの様な実状に鑑みてなされたものであり、補正回路が不要で、また、素子の応答速度が遅くなったり、素子作製の工程が増えたりすることもないディスプレイ装置及びそのディスプレイ装置の駆動方法を提供することを目的とする。

【0012】

【課題を解決するための手段】本発明のディスプレイ装置は、透明体からなるアノード電極と、上記アノード電極に第1の電圧を印加する第1の定電圧源と、上記アノード電極上に塗布された蛍光体と、ゲート電極と、上記ゲート電極に上記第1の電圧より低い第2の電圧を印加する第2の定電圧源と、カソード電極と、上記ゲート電極と上記カソード電極との間に配される絶縁体と、上記カソード電極に電気的に接続され印加される第3の電圧に応じて電流値が制御される電流源と、上記カソード電極に電気的に接続され上記アノード電極とカソード電極との間の電界を強くするための素子とを有してなり、表示すべき信号に応じて上記第3の電圧を変調することを特徴とするものである。

【0013】また、本発明のディスプレイ装置の駆動方法は、カソード電極上に配された電界を強くするための素子から電子を放出し、蛍光体が塗布された透明アノード電極に上記放出した電子を吸引し、上記蛍光体に対して上記吸引した電子を衝突させることにより発光すると共に、上記カソード電極及び透明アノード電極間の電界放出電流と上記蛍光体の発光輝度とが比例関係にあるディスプレイ装置の駆動方法であり、表示すべき信号によって変調した電圧に応じて上記カソード電極を流れる電流を制御することにより、上記電界放出電流を制御することを特徴とする。

【0014】

【作用】本発明によれば、表示すべき信号によって変調した電圧に応じて、カソード電極を流れる電流を制御するようにしており、このとき、アノード電極とカソード電極との間の電界放出電流が発光輝度と比例関係にあれば、上記表示すべき信号によって変調した電圧と発光輝度も比例することになる。

【0015】

【実施例】以下、本発明の好ましい実施例について、図面を参照しながら説明する。

【0016】先ず始めに、本発明のディスプレイ装置の駆動方法の概要を述べる。先に述べたように、発光輝度 I と電界放出電流（アノード電流 I_a ）は比例関係にあるので、本発明のディスプレイ装置の駆動方法では、必要な輝度を得るための電流値を電圧で制御することで得るようにしている。当該駆動方法を実現する構成では、電圧制御による電流源を用いるようにし、従来の駆動方法のようにゲート電圧を制御するのではなく、カソード電圧を制御する手法を用いている。

【0017】図1を用いて、本発明のディスプレイ装置及びその駆動方法の詳細を説明する。

【0018】この図1には、FEDに使用される電界放出型カソードの電子放出部の要部であるカソード電極15、絶縁物14、ゲート電極13、素子（冷陰極）16と、発光部の要部であるアノード電極11、蛍光体12と、カソード電極13に電気的に接続される電流源63と、ゲート電極13に電気的に接続される第2の定電圧源64と、アノード電極11に電気的に接続される第1の電圧源65とを示している。

【0019】上記アノード電極11には第1の定電圧源65からの第1の電圧 V_{af} を、ゲート電極13には第2の定電圧源64からの第2の電圧 V_{gf} を印加する。上記第1の電圧 V_{af} と第2の電圧 V_{gf} は、前記式

(1) 同様に、 $V_{af} > V_{gf}$ の関係を満たすものとなっている。また、電流源63は、電圧制御が可能なものであり、端子17を介して印加される第3の電圧 V_k に比例して電流値 I_a が制御されるものである。

【0020】ここで、上記図1の電流源63の具体例としてトランジスタを用いた例を図2に示す。

【0021】この図2において、トランジスタ49は、NPN型のトランジスタであり、ベース端子46が図1の端子17と接続され、コレクタ端子45が端子18を介して図1のカソード電極15と接続され、エミッタ端子47が抵抗48を介して接地されている。ここで、当該トランジスタ49がONになったときのベース端子46とエミッタ端子47との間の電位差 V_{be} は約0.6V（ボルト）であり、これを利用すると、上記ベース端子46に端子17を介した電圧 V_b を印加してトランジスタ49がONになったときのベース端子46とエミッタ端子47との間の電位差は $(V_b - V_{be})$ となる。したがって、抵抗48を流れる電流 I_e は、当該抵抗48の抵抗値を R とすれば、

$$I_e = (V_b - V_{be}) / R \quad (3)$$

で示される。ここで、 V_{be} 及び R は定数なので、

$$I_e \propto V_b \quad (4)$$

が得られる。また、トランジスタの特性から、コレクタ端子45を流れる電流 I_c と上記抵抗48を流れる電流

I_e との関係は、

$$I_e \approx I_c \quad (5)$$

なので、式(4)及び式(5)より、

$$I_c \approx (V_c - V_{be}) / R \quad (6)$$

が得られる。したがって、上記図2のトランジスタ49のコレクタ端子45を、端子18を介して図1のカソード電極15に接続し、図2の端子17に供給される印加電圧 V_b を上記図1の端子17からの印加電圧 V_k とすると、図2のコレクタ端子45を流れる電流 I_c すなわち前記電界放出電流 I_a は上記印加電圧 V_k （すなわち V_b ）によって制御されることになる。ここで、発光輝度 I と電界放出電流 I_a とは比例しているのので、当該トランジスタ49への印加電圧 V_b （すなわち電流源63への印加電圧 V_k ）と発光輝度 I も比例する。

【0022】なお、図6における抵抗48は例えば1kΩ以上とし、電流 I_e は1μA以上としている。また、印加電圧 V_b は、抵抗48の設定抵抗値 R と上記電流 I_e との積から上記電位差 V_{be} を引いたもの、すなわち、

$$V_b = R * I_e + V_{be} \quad (7)$$

とする。

【0023】上述したようなことから、例えば前述した図8のように素子16の特性にバラツキがあったり、経時変化などによって素子16の特性が変化したりしても、本実施例では、必要な発光輝度 I が得られる電流値が設定されるように上記電流源63への上記印加電圧 V_k が設定されるので、前述した従来の駆動方法の様な輝度のバラツキ等は生じない。さらに、本実施例では、上述のように電流源63の電流値を管理しているので、例えば放電などが生じた際の電流制限機能をも有していることになる。なお、従来は、上記放電などに対する電流制限機能を、カソードと電極との間に抵抗を挿入接続することで実現していた。すなわち、この従来の電流制限機能を実現する手法は、電流 I_a が流れると抵抗による電圧降下でゲート・カソード間の電位差が変化して電界強度を調整し、これによって電流量を制御するものである。しかし、この従来の手法では、素子（冷陰極）の特性のバラツキや経時変化による素子の特性変化までは対処不可能である。これに対して、本発明実施例によれば電流源63の電流量 I_a を電圧 V_k でコントロールしているので、これらの問題にも対処可能である。

【0024】なお、上記図1に示したような構成を、前述した図7のFEDに適用する場合には、前記各カソード電極9に、上記電流源63すなわちトランジスタ49のコレクタ端子45をそれぞれ接続することになる。

【0025】次に、図3を用いて、本発明のディスプレイ装置の駆動方法を、前述した図7と同様なマトリクス状のゲート電極26とカソード電極27とからなるFED24に適用した場合のシステム構成について説明する。

【0026】この図3に示すシステム構成は、マトリクス状に配されたゲート電極26及びカソード電極27と、ディスプレイ上に表示すべき表示信号（image signal）をシフトレジスタ21からのサンプルタイミングに応じてサンプルホールドすることで上記表示信号に応じた変調信号を生成するサンプルホールド回路20と、上記表示信号に応じた変調信号であるサンプルホールド回路20からの出力電圧 V_{out} を電流値に変換すると共に出力が上記カソード電極27と電氣的に接続されている電圧電流変換回路22と、ゲート電極26を1ライン

ずつ選択するためのタイミングを出力するシフトレジスタ25とを主要構成要素として有するものである。

【0027】すなわちこの図3の構成では、上記シフトレジスタ25からのタイミングによってゲート電極26を1ラインずつ選択すると共に、上記シフトレジスタ21及びサンプルホールド回路20からなるドライバ23から、上記表示信号に応じた変調信号（出力電圧 V_{out} ）を、同時に1ライン分出力する線順次方式を採用している。

【0028】この図3の構成において、先ず、上記ゲート電極26は、上記シフトレジスタ25からのタイミングによって1ライン分ずつ選択される。このとき同時に、端子30を介して供給された表示信号（image signal）は、サンプルホールド回路20に送られる。このサンプルホールド回路20では、上記表示信号をサンプルホールドして信号強度すなわち輝度信号（輝度変調のための変調信号）を得る。当該サンプルホールド回路20で表示信号をサンプルするタイミングは、1ラインずつシフトレジスタ21から出力される。当該サンプルホールド回路20からの輝度信号は電圧出力であり、この電圧 V_{out} が電圧電流変換回路22に送られる。当該電圧電流変換回路22では、上記電圧 V_{out} を電流出力に変換する。この電圧電流変換回路22の出力とカソード電極27とは電氣的に接続され、したがって、当該カソード電極27は上記電圧電流変換回路22からの電流信号によって駆動されることになる。すなわち、この図3の例においては、上記電圧電流変換回路22が前記図1の電流源63と対応することになる。

【0029】上述のように、この図3の構成によれば、ゲート電極26が1ラインずつ選択されると共に、カソード電極27がドライバ23からの変調信号に応じた上記電流出力によって駆動されることで、マトリクス状に配されたゲート電極26及びカソード電極27からなる表示部28には上記表示信号に応じた表示がなされることになる。

【0030】なお、上記サンプルホールド回路20とシフトレジスタ21は、前述の従来例の図5で説明したような電圧により電界放出型カソードを駆動するドライバ23を流用でき、またシフトレジスタ25も従来から使用されていたものを流用することができる。

【0031】さらに、この図7において、ドライバ23の出力電圧 V_{out} は、少なくともカソード電極27の電極数以上ある。また、電圧電流変換回路22の入力及び出力も共にカソード電極27の電極数以上あり、その構成は、図2のトランジスタ49（図1の電流源63）がカソード電極27の電極数以上存在するものである。この場合の電圧電流変換回路22の各入力はいずれも各トランジスタ49のベース端子46に、そして各出力は各トランジスタ49のコレクタ端子45に接続される。

【0032】

【発明の効果】以上の説明からも明らかなように、本発明においては、アノード電極とカソード電極との間の電界放出電流が発光輝度と比例関係にあるとき、表示すべき信号によって変調した電圧に応じて、カソード電極を流れる電流を制御することで、電界放出電流を駆動電圧にフィードバックでき、また表示すべき信号によって変調した電圧と発光輝度も比例する（駆動電圧と輝度特性を直線化することができる）ことになり、したがって、例えば電界を強くするための素子の特性にバラツキがあったり、経時変化によって素子の特性が変化したとしても、輝度のバラツキは生じず（言い換えれば、素子の不安定性を吸収して駆動部の動作特性の感度による影響を少なくすることができる）、このため補正回路も不要となる。また、本発明においては、カソード電極を流れる電流を管理しているため、例えば放電などが生じた際の電流制限機能を有する。さらに、本発明においては、素子の応答速度が遅くなったり、素子作製の工程が増えたりすることもない。

【図面の簡単な説明】

【図1】本発明実施例における電界放出型カソードの電流制御型駆動方法を説明するための構成を示す図である。

【図2】トランジスタによる電流源の実現例を示す回路図である。

【図3】本発明実施例のFED駆動回路の構成例を示す図である。

【図4】FEDの基本構成を説明するための図である。

【図5】電界放出型カソードの原理を説明するための図である。

【図6】電界放出型カソードの特性を示す特性図である。

【図7】カソード電極及びゲート電極のマトリクス状配列及び、各電界放出型カソードのアレー状配列を示す図である。

【図8】電界放出型カソードの各種特性を示す特性図である。

【符号の説明】

11 アノード電極

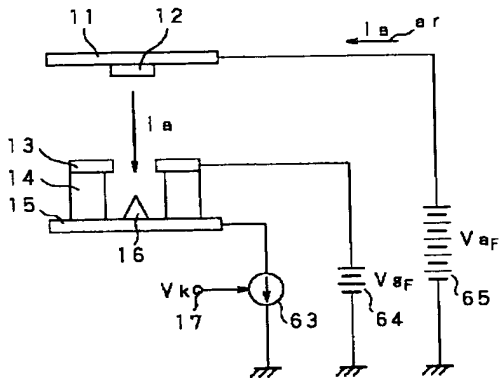
12 蛍光体

13 ゲート電極

- 14 絶縁物
15 カソード電極
16 素子 (冷陰極)
49 トランジスタ

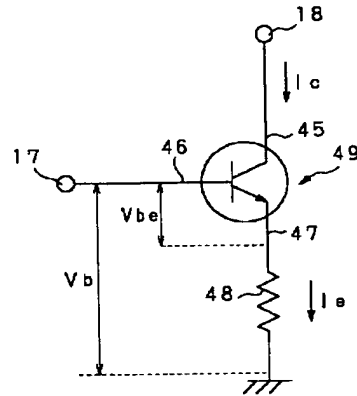
- 48 抵抗
63 電流源
64, 65 定電圧源

【図1】



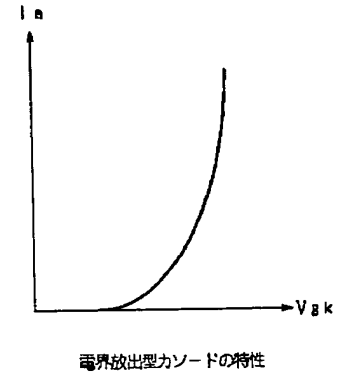
電流制御型駆動法の構成例

【図2】



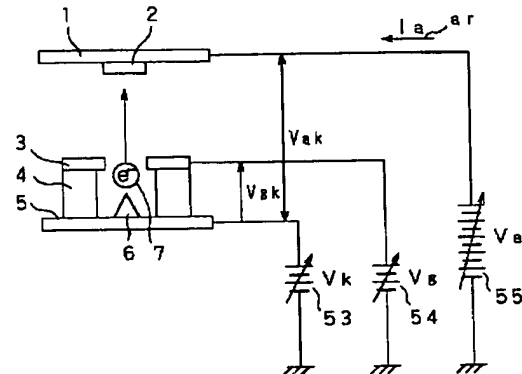
トランジスタによる電流源の実現例

【図6】



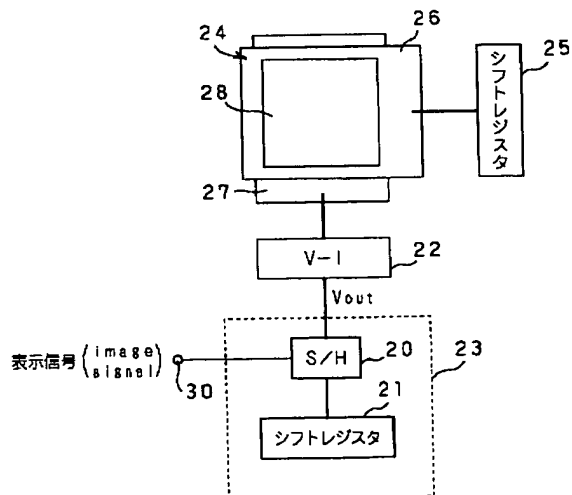
電界放出型カソードの特性

【図5】



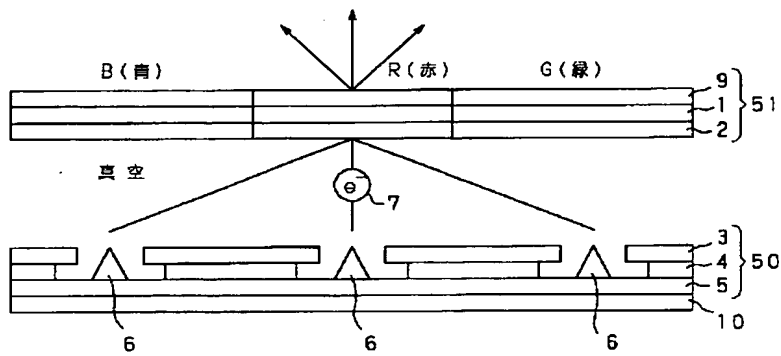
電界放出型カソードの原理

【図3】



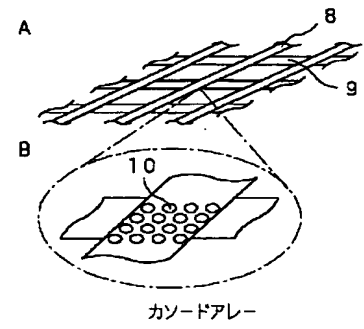
本発明を用いたFED駆動回路構成例

【図4】

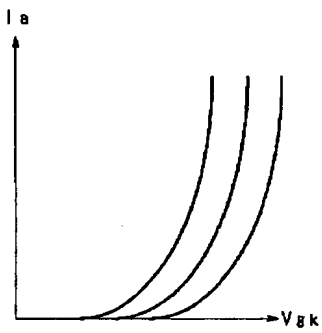


FEDの基本構成

【図7】



【図8】



様々なカソード特性





**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ ~~FADED~~ TEXT OR DRAWING
- ☒ ~~BLURRED~~ OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)